

## BAB II

### STUDY AWAL

#### 2.1. Karya Yang Berkaitan

Rudy Suryawan (2008) Universitas Atmajaya Yogyakarta, dalam penelitiannya merancang aplikasi Pengendali Peralatan Listrik dengan Signal DMX-512. Penelitiannya menjelaskan tentang pengendalian peralatan listrik secara serial yang dikendalikan dengan PC menggunakan program DMX-512, tetapi untuk transfer data serialnya masih menggunakan kabel data untuk menghubungkan antara *master* dengan *slave*-nya dengan buffer RS485. Kelemahan sistem ini adalah semakin jauhnya slave yang akan dikendalikan maka semakin panjang pula kabel yang digunakan.

#### 2.2. Dasar-dasar Teori

##### 2.2.1. Komunikasi

Komunikasi adalah proses pertukaran sumber informasi yang melibatkan 2 (dua) pihak atau lebih dan dari satu lokasi ke lokasi yang lain (William Stalling, 2001).



Gambar 2.1 Blok Diagram Komunikasi

Untuk dapat mengkomunikasikan informasi dari satu lokasi ke lokasi yang lain, tiga elemen system harus tersedia, yaitu sumber informasi (transmitter), media transmisi, dan penerima (*receiver*). Jika salah satu elemen tidak ada, maka komunikasi tidak akan dapat dilakukan. Gambar 2.3 dapat memperjelas mengenai ketiga elemen tersebut. Berikut ini penjelasan mengenai ketiga element tersebut :

### 1. Sumber

Sumber adalah pihak yang mengirimkan informasi, misalnya remot kontrol (Wiliam Stalling,2001). Tugasnya membangkitkan berita atau informasi dan menempatkannya pada media transmisi. Sumber pada umumnya dilengkapi dengan alat antarmuka (*interface*) atau transduser yang dapat mengubah informasi yang akan dikirimkan menjadi bentuk yang sesuai dengan media transmisi yang digunakan, misalnya menjadi :

- a. Pulsa listrik
- b. Gelombang elektromagnet

### 2. Media transmisi

Beberapa media transmisi dapat digunakan jalur transmisi atau *carrier* dari data yang dikirimkan, dapat berupa kabel, gelombang elektromagnetik, dan lain-lain. Transmisi data merupakan proses pengiriman data dari satu sumer ke penerima data (Wiliam Stalling,2001). Untuk mengetahui tentang transmisi data

- b. Kapasitas jalur transmisi
- c. Tipe dari jalur transmisi
- d. Kode transmisi yang digunakan
- e. Mode transmisi
- f. Protokol
- g. Penangan kesalahan transmisi

Proses pengubahan informasi menjadi bentuk yang sesuai dengan media transmisi disebut modulasi (William Stalling,2001). Bila sinyal dimodulasi, maka ia akan dapat menempuh jarak yang jauh. Proses kebalikannya disebut demodulasi. Media transmisi dapat berupa :

- a. Gelombang elektromagnet
- b. Sepasang kawat
- c. Serat optik
- d. Kabel *coax*

### 3. Penerima

Penerima adalah alat yang menerima data atau informasi, misalnya radio dan televisi (William Stalling,2001). Tugasnya menerima berita yang dikirimkan oleh satu sumber informasi. Penerima mempunyai alat lain yang fungsinya kebalikan dari pemancar, yaitu alat informasi yang fungsinya mengubah sinyal informasi yang dikirim (sinyal yang termodulasi) menjadi bentuk asalnya

Apabila komunikasi terjadi hanya satu arah maka, komunikasi tersebut disebut komunikasi satu arah atau *half duplex*. Sedangkan, apa bila komunikasi terjadi dua arah maka, komunikasi tersebut disebut komunikasi dua arah atau *full duplex*. Sumber informasi dibedakan menjadi dua, yaitu sumber informasi analog dan sumber informasi digital.

#### A. Media transmisi

Sebuah informasi dapat ditransfer dari satu lokasi ke lokasi lain melalui 2 media transmisi, yaitu media *guided* dan media *unguided*. Media *guided* adalah informasi atau data yang ditransfer melalui media yang tampak secara fisik sepanjang jalur dimana sinyal disebarkan, yang meliputi *twisted pair*, *coaxial cable*, dan serat optik. Media *unguided* adalah media yang memanfaatkan antena untuk mentransmisikan informasi atau data diudara, ruang hampa, dan air (William Stalling, 2001).

Dalam media *unguided* terdapat macam-macam *band* frekuensi yang dibagi dan macam-macam aplikasinya, seperti pada Tabel 2.1.

Dalam media *unguided*, transmisi yang digunakan adalah transmisi analog karena menggunakan gelombang radio atau media udara. Sehingga, informasi atau data yang dikirimkan akan dimodulasi terlebih dahulu sesuai dengan kebutuhan yang dikehendaki.

Pada transmisi analog, teknik modulasi yang digunakan dalam mentransmisikan informasi analog adalah sebagai berikut :

- a. Modulasi Amplitudo (AM)

b. Modulasi Frekuensi (FM)

c. Modulasi Phasa (PM)

Tabel 2.1. Karakteristik-karakteristik *Band* Komunikasi *Unguided*

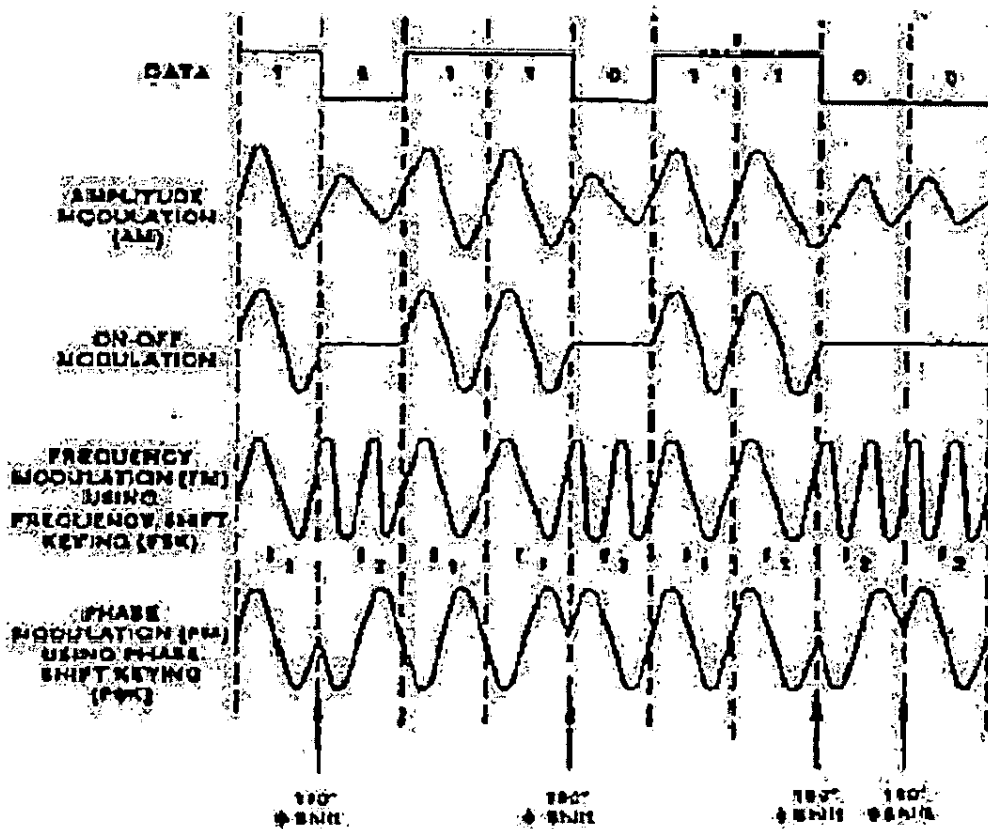
Band Frekuensi	Nama	Data Analog		Data Digital		Aplikasi-aplikasi Utama
		Modulasi	Bandwidth	Modulasi	Rate Data	
30-300KHz	LF (Low Frequency)	Biasanya tidak dipraktekkan		ASK,FSK,MSK	0.1 to 100bps	Navigasi
300-3000KHz	MF (Medium Frequency)	AM	to 4 KHz	ASK,FSK,MSK	10 to 1000bps	Radio AM komersil
3-30MHz	HF (High Frequency)	AM,SSB	to 4 KHz	ASK,FSK,MSK	10 to 3000bps	Radio gelombang pendek
30-300MHz	VHF (Very High Frequency)	AM,SSB,FM	5KHz to 5MHz	FSK,PSK	to 100Kbps	Televisi VHF,radio FM
300-3000MHz	UHF (Ultra High Frequency)	FM,SSB	to 20MHz	PSK	to 10Mbps	Televisi UHF,gelombang mikro teresterial
3-30GHz	SHF (Super High Frequency)	FM	to 500MHz	PSK	to 100Mbps	Gelombang teresterial, gelombang mikro satelit
30-300GHz	EHF (Extremcly High Frequency)	FM	to 1GHz	PSK	to 750Mbps	Percobaan jangkauan pendek titik ke titik

Sumber: William Stalling. *Dasar-Dasar Komunikasi Data*. Jakarta: Salemba Teknika, 2001. hal 22.

Informasi digital yang akan ditransmisikan dalam transmisi analog, maka teknik modulasi yang digunakan adalah sebagai berikut :

- *Amplitude Shift Keying* (ASK)
- *Frekuncy Shift Keying* (FSK)

Dalam komunikasi data (PSK)



Gambar 2.2 Macam-macam jenis modulasi

(Sumber : Wiliam Stalling, Dasar-Dasar Komunikasi Data, Jakarta : Salemba Teknika, 2001)

### 2.2.2. Mikrokontroler AT89S52

AVR merupakan seri mikrokontroler CMOS 8-bit buatan Atmel, berbasis arsitektur *RISC (Reduced Instruction Set Computer)*. Hampir semua instruksi dieksekusi dalam satu siklus *clock*. AVR mempunyai 32 register general-purpose, timer/counter fleksibel dengan mode *compare*, *interrupt internal* dan *eksternal*, serial UART, *programmable Watchdog Timer*, dan *mode power saving*, ADC dan PWM internal. AVR juga mempunyai *In-System Programmable Flash on-chip*

yang mengijinkan memori program untuk diprogram ulang dalam system menggunakan hubungan serial SPI.

Beberapa keistimewaan dari AVR ATmega16 antara lain:

1. *Advanced RISC Architecture*

- *130 Powerful Instructions – Most Single Clock Cycle Execution*
- *32 x 8 General Purpose Fully Static Operation*
- *Up to 16 MIPS Throughput at 16 MHz*
- *On-chip 2-cycle Multiplier*

2. *Nonvolatile Program dan Data Memories*

- *8K Bytes of In-System Self-Programmable Flash*
- *Optional Boot Code Section with Independent Lock Bits*
- *512 Bytes EEPROM*
- *512 Bytes Internal SRAM*
- *Programming Lock for Software Security*

3. *Peripheral Features*

- *Dua 8-bit Timer/Counters with Separate Prescalers dan Compare Mode*
- *Dua 8-bit Timer/Counters with Separate Prescalers dan Compare Modes*
- *Satu 16-bit Timer/Counter with Separate Prescaler, Compare Mode, dan Capture Mode*
- *Real Time Counter dengan Separate Oscillator*
- *Empat PWM Channels*

- 8-channel, 10-bit ADC
- *Byte-oriented Two-wire Serial Interface*
- *Programmable Serial USART*

#### 4. *Special Microcontroller Features*

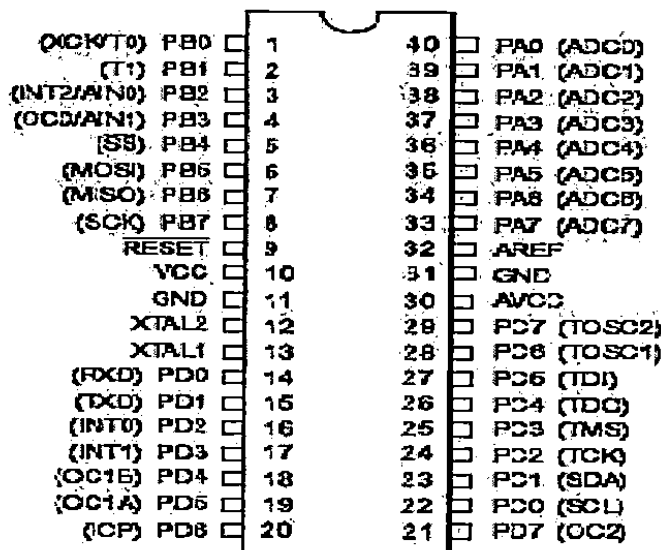
- *Power-on Reset dan Programmable Brown-out Detection*
- *Internal Calibrated RC Oscillator*
- *External dan Internal Interrupt Sources*
- *Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby dan Extended Standby*

#### 5. *I/O dan Package*

- 32 Programmable I/O Lines
- 40-pin PDIP, 44-lead TQFP, 44-lead PLCC, dan 44-pad MFL

#### 6. *Operating Voltages*

- 2.7 - 5.5V untuk Atmega16L
- 4.5 - 5.5V untuk Atmega16



Gambar 2.3 Pin-pin ATmega16 kemasan 40-pin



Pin-pin pada ATmega16 dengan kemasan 40-pin DIP (*dual in-line package*) ditunjukkan oleh Gambar 2.3. Guna memaksimalkan performa, AVR menggunakan arsitektur Harvard (dengan memori dan bus terpisah untuk program dan data).

a. Port sebagai input/output digital

ATmega16 mempunyai empat buah port yang bernama PortA, PortB, PortC, dan PortD. Keempat port tersebut merupakan jalur bi-directional dengan pilihan internal pull-up. Tiap port mempunyai tiga buah register bit, yaitu DDxn, PORTxn, dan PINxn. Huruf 'x' mewakili nama huruf dari port sedangkan huruf 'n' mewakili nomor bit. Bit DDxn terdapat pada I/O address DDRx, bit PORTxn terdapat pada I/O address PORTx, dan bit PINxn terdapat pada I/O address PINx. Bit DDxn dalam register DDRx (Data Direction Register) menentukan arah pin. Bila DDxn diset 1 maka Px berfungsi sebagai pin output. Bila DDxn diset 0 maka Px berfungsi sebagai pin input. Bila PORTxn diset 1 pada saat pin terkonfigurasi sebagai pin input, maka resistor pull-up akan diaktifkan. Untuk mematikan resistor pull-up, PORTxn harus diset 0 atau pin dikonfigurasi sebagai pin output. Pin port adalah tri-state setelah kondisi reset. Bila PORTxn diset 1 pada saat pin terkonfigurasi sebagai pin output maka pin port akan berlogika 1. Dan bila PORTxn diset 0 pada saat pin terkonfigurasi sebagai pin output maka pin port akan berlogika 0. Saat mengubah kondisi port dari kondisi tri-state (DDxn=0, PORTxn=0) ke kondisi output high (DDxn=1, PORTxn=1) maka harus ada

kondisi peralihan apakah itu kondisi pull-up enabled (DDxn=0, PORTxn=1) atau

kondisi output low ( $DDx_n=1, PORTx_n=0$ ).

Biasanya, kondisi pull-up enabled dapat diterima sepenuhnya, selama lingkungan impedansi tinggi tidak memperhatikan perbedaan antara sebuah strong high driver dengan sebuah pull-up. Jika ini bukan suatu masalah, maka bit PUD pada register SFIOR dapat diset 1 untuk mematikan semua pull-up dalam semua port. Peralihan dari kondisi input dengan pull-up ke kondisi output low juga menimbulkan masalah yang sama. Kita harus menggunakan kondisi tri-state ( $DDx_n=0, PORTx_n=0$ ) atau kondisi output high ( $DDx_n=1, PORTx_n=0$ ) sebagai kondisi transisi.

Tabel 2.2 Konfigurasi pin port

DDx <sub>n</sub>	PORTx <sub>n</sub>	PUD (In SFIOR)	I/O	Pull-up	Comment
0	0	X	Input	No	Tri-state (Hi-Z)
0	1	0	Input	Yes	Pxn will source current if ext. pulled low.
0	1	1	Input	No	Tri-state (Hi-Z)
1	0	X	Output	No	Output Low (Sink)
1	1	X	Output	No	Output High (Source)

Bit 2 – PUD : Pull-up Disable Bila bit diset bernilai 1 maka pull-up pada port I/O akan dimatikan walaupun register DDx<sub>n</sub> dan PORTx<sub>n</sub> dikonfigurasi untuk menyalakan pull-up ( $DDx_n=0, PORTx_n=1$ ).

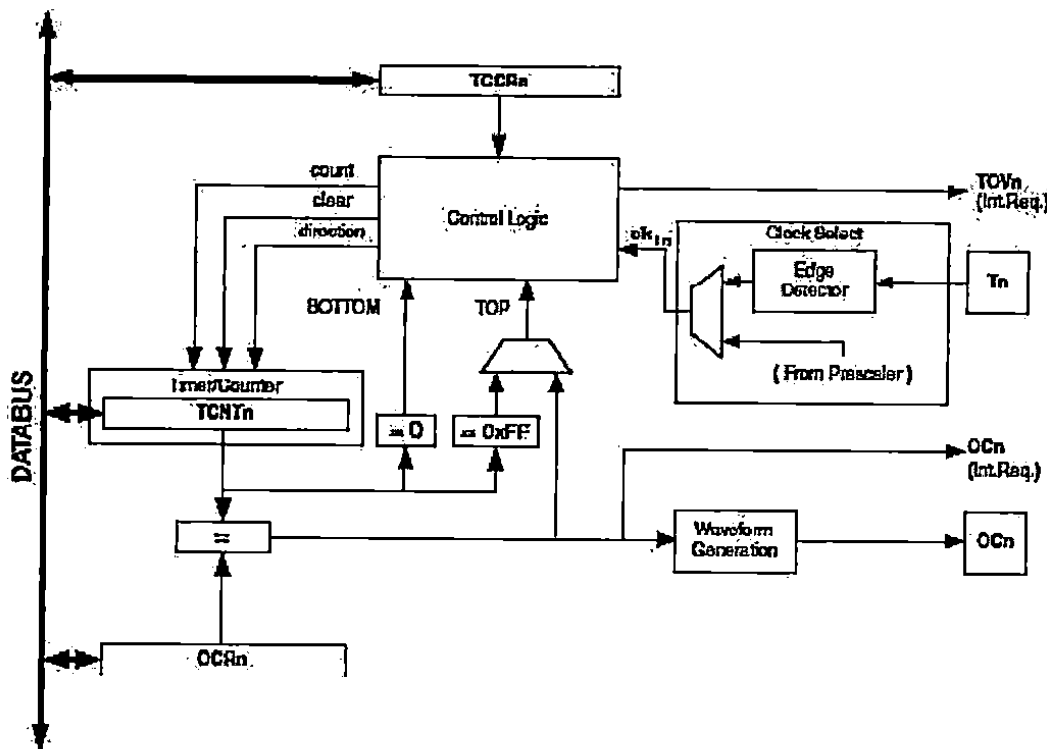
#### b. Timer

Timer/counter adalah fasilitas dari ATMegal6 yang digunakan untuk perhitungan pewaktuan. Beberapa fasilitas channel dari timer counter antara lain: counter channel tunggal, pengosongan data timer sesuai dengan data pembanding,

bebas -glitch, tahap yang tepat Pulse Width Modulation (PWM), pembangkit frekuensi, event counter external.

b.1. Gambaran umum

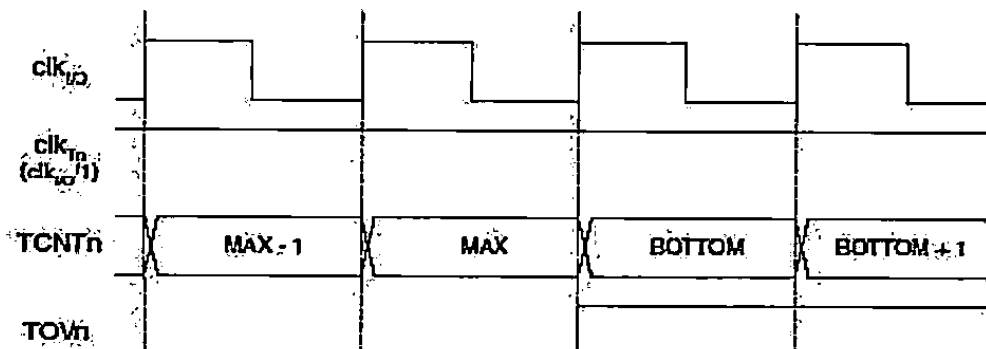
Gambar diagram blok timer/counter 8 bit ditunjukkan pada gambar 2. Untuk penempatan pin I/O telah di jelaskan pada bagian I/O di atas. CPU dapat diakses register I/O, termasuk dalam pin-pin I/O dan bit I/O. Device khusus register I/O dan lokasi bit terdaftar



Gambar 2.4 Blok diagram timer/counter

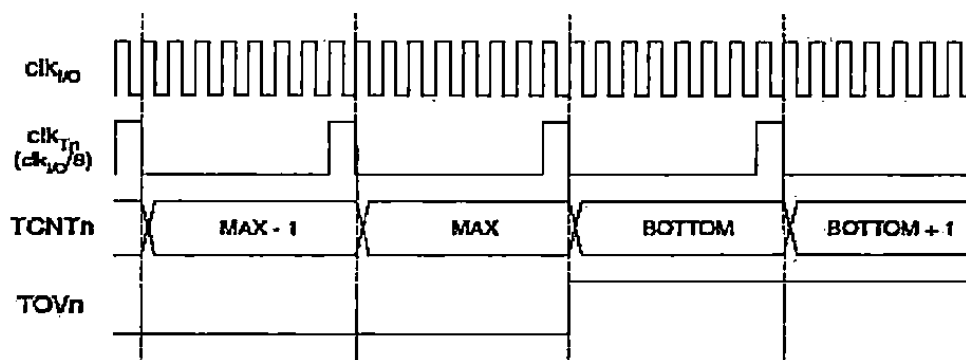
b.2. Timing Diagram Timer/Counter

Timer/counter didesain sinkron clock timer (clkT0) oleh karena itu ditunjukkan sebagai sinyal enable clock pada gambar 3. Gambar ini termasuk informasi ketika flag interrupt dalam kondisi set. Data



Gambar 2.5 Timing diagram timer/counter, tanpa prescaling

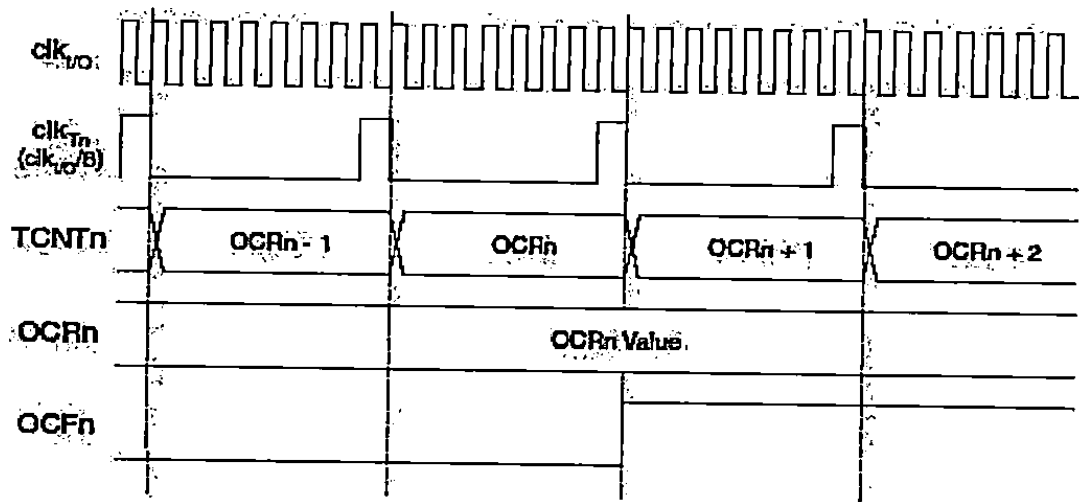
Sesuai dengan gambar 4 timing diagram timer/counter dengan prescaling maksudnya adalah counter akan menambahkan data counter (TCNT<sub>n</sub>) ketika terjadi pulsa clock telah mencapai 8 kali pulsa dan sinyal clock pembagi aktif clock dan ketika telah mencapai nilai maksimal maka nilai TCNT<sub>n</sub> akan kembali ke nol. Dan kondisi flag timer akan aktif ketika TCNT<sub>n</sub> maksimal.



Gambar 2.6 Timing diagram timer/counter, dengan prescaling

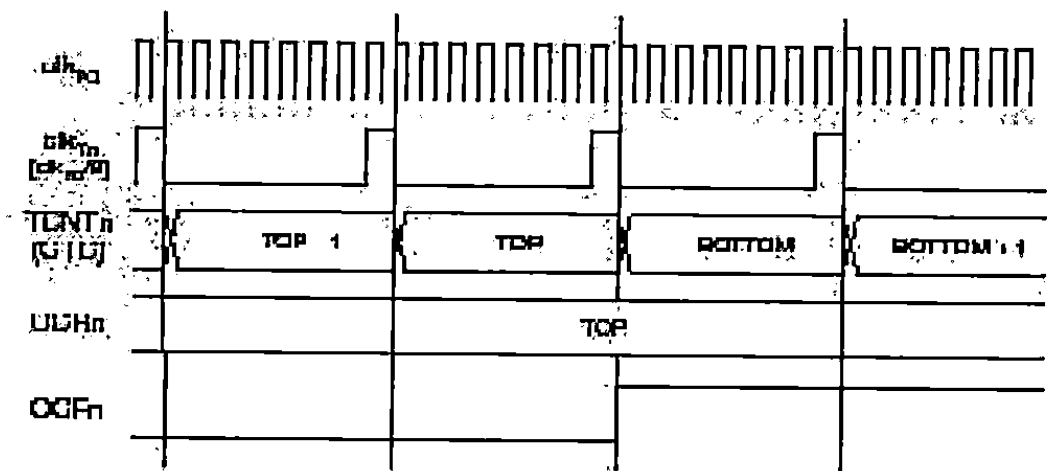
Sama halnya timing timer diatas, timing timer/counter dengan seting OCFO timer mode ini memasukan data ORC<sub>n</sub> sebagai data input timer. Ketika nilai ORC<sub>n</sub> sama dengan nilai TCNT<sub>n</sub> maka pulsa flag timer akan aktif. TCNT<sub>n</sub>

akan bertambah nilainya ketika pulsa clock telah mencapai 8 pulsa. Dan kondisi flag akan berbalik



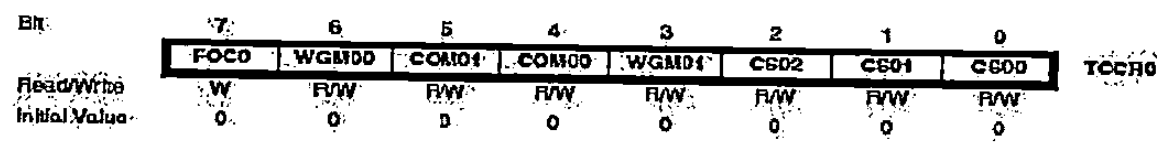
Gambar 2.7 Timing diagram timer/counter, menyeting OCFO, dengan pescaler ( $fclk_{I/O}/8$ )

Ketika nilai  $ORCn$  sama dengan nilai  $TCNTn$  maka pulsa flag timer akan aktif.  $TCNTn$  akan bertambah nilainya ketika pulsa clock telah mencapai 8 pulsa. Dan kondisi flag akan berbalik (komplemen)



Gambar 2.8 Timing diagram timer/counter, menyeting OCFO, pengosongan data

b.3. Deskripsi Register Timer/Counter 8 bit



Gambar 2.9 Register timer counter 8 bit

Bit 7 – FOCO : perbandingan kemampuan output

FOCO hanya akan aktif ketika spesifik-spesifik bit WGM00 tanpa PWM mode. Adapun untuk meyakinkan terhadap kesesuaian dengan device-device yang akan digunakan, bit ini harus diset nol ketika TCCR0 ditulisi saat mengoperasikan mode PWM. Ketika menulisi logika satu ke bit FOCO, dengan segera dipaksakan untuk disesuaikan pada unit pembangkit bentuk gelombang. Output OCO diubah disesuaikan pada COM01: bit 0 menentukan pengaruh daya pembanding.

Bit 6,3 – WGM01:0: Waveform Generation Mode

Bit ini mengontrol penghitungan yang teratur pada counter, sumber untuk harga counter maksimal ( TOP ), dan tipe apa dari pembangkit bentuk gelombang yang digunakan. Mode-mode operasi didukung oleh unit timer/counter sebagai berikut : mode normal, pembersih timer pada mode penyesuaian dengan pembanding ( CTC ) dan dua tipe mode Pulse Width Modulation ( PWM )

Tabel 2.3 Diskripsi Bit mode pembangkit bentuk

Mode	WGM01 (CTC0)	WGM00 (PWM0)	Timer/Counter Mode of Operation	TOP	Update of OCR0	TOV0 Flag Set-on
0	0	0	Normal	0xFF	Immediate	MAX
1	0	1	PWM, Phase Correct	0xFF	TOP	BOTTOM
2	1	0	CTC	OCR0	Immediate	MAX
3	1	1	Fast PWM	0xFF	TOP	MAX

catatan: definisi nama-nama bit CTC0 dan PWM0 sekarang tidak digunakan lagi. Gunakan WGM 01: 0 definisi. Bagaimanapun lokasi dan fungsional dan lokasi dari masing-masing bit sesuai dengan versi timer sebelumnya.

#### Bit 5:4 – COM01:0 Penyesuaian Pembanding Mode Output

Bit ini mengontrol pin output compare (OCO), jika satu atau kedua bit COM01:0 diset, output OC0 melebihi fungsional port normal I/O dan keduanya terhubung juga. Bagaimanapun, catatan bahwa bit Direksi Data Register (DDR) mencocokkan ke pin OC0 yang mana harus diset dengan tujuan mengaktifkan. Ketika OC0 dihubungkan ke pin, fungsi dari bit COM01:0 tergantung dari pengesetan bit WGM01:0. Tabel di bawah menunjukkan COM fungsional ketika bit-bit WGM01:0 diset ke normal atau mode CTC (non PWM).

Tabel 2.4 Mode Output Pembanding, tanpa PWM

COM01	COM00	Description
0	0	Normal port operation, OC0 disconnected.
0	1	Toggle OC0 on compare match
1	0	Clear OC0 on compare match
1	1	Set OC0 on compare match

Tabel 2.5 Menunjukkan bit COM01:0 fungsional ketika bit WGM01:0 diset ke mode fast PWM.

COM01	COM00	Description
0	0	Normal port operation, OCO disconnected.
0	1	Reserved
1	0	Clear OCO on compare match, set OCO at TOP
1	1	Set OCO on compare match, clear OCO at TOP

Tabel 2.6 Menunjukkan bit COM01:0 fungsional ketika bit WGM01:0 diset ke mode phase correct PWM.

COM01	COM00	Description
0	0	Normal port operation, OCO disconnected.
0	1	Reserved
1	0	Clear OCO on compare match when up-counting. Set OCO on compare match when downcounting.
1	1	Set OCO on compare match when up-counting. Clear OCO on compare match when downcounting.

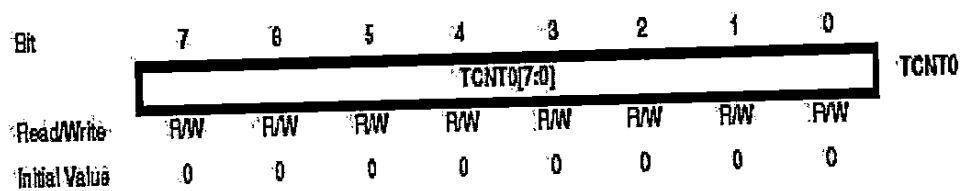
#### Bit 2:0 – CS02:0 : Clock Select

Tiga bit clock select sumber clock digunakan dengan timer/counter. Jika mode pin eksternal digunakan untuk clock, bit 2:0 harus diset ke 111. Jika mode internal digunakan untuk clock, bit 2:0 harus diset ke 000.

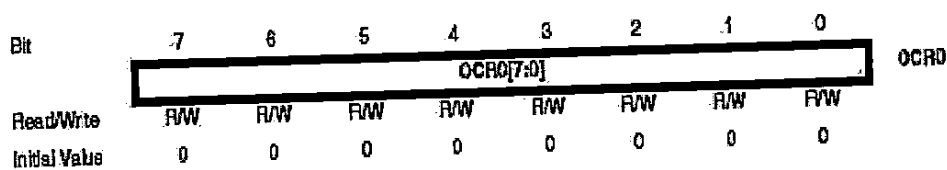


CS02	CS01	CS00	Description
0	0	0	No clock source (Timer/Counter stopped).
0	0	1	clk <sub>IO</sub> (No prescaling)
0	1	0	clk <sub>IO</sub> /8 (From prescaler)
0	1	1	clk <sub>IO</sub> /32 (From prescaler)
1	0	0	clk <sub>IO</sub> /256 (From prescaler)
1	0	1	clk <sub>IO</sub> /1024 (From prescaler)
1	1	0	External clock source on TD pin. Clock on falling edge.
1	1	1	External clock source on TD pin. Clock on rising edge.

Sesuai dengan tabel diatas maka sumber clock dapat dibagi sehingga timer/counter dapat disesuaikan dengan banyak data yang dihitung.



Register timer/counter memberikan akses secara langsung, keduanya digunakan untuk membaca dan menulis operasi, untuk penghitung unit 8-bit timer/counter. Menulis ke blok-blok register TCNT0 (removes) disesuaikan dengan clock timer berikutnya. Memodifikasi counter(TCNT0) ketika perhitungan berjalan, memperkenalkan resiko kehilangan perbandingan antara TCNT0 dengan register OCR0.



Gambar 9. Register timer OCR0

Register output pembanding berisi sebuah harga 8 bit yang mana secara terus-menerus dibandingkan dengan harga counter (TCNT0). Sebuah penyesuaian dapat digunakan untuk membangkitkan output interrupt pembanding, atau untuk membangkitkan sebuah output bentuk gelombang pada pin OC0.

c. Register Timer/Counter Interrupt Mask

Bit 1-OCIE0: output timer counter menyesuaikan dengan kesesuaian interrupt yang aktif.

Ketika bit OCIE0 ditulis satu, dan 1-bit pada register status dalam kondisi set (satu), membandingkan timer/counter pada interrupt yang sesuai diaktifkan. Mencocokkan interrupt yang dijalankan kesesuaian pembanding pada timer/counter0 terjadi, ketika bit OCF0 diset pada register penanda timer/counter-TIFR.

Bit 0 – TOIE0: Timer/Counter 0 Overflow Interrupt Enable

Ketika bit TOIE0 ditulis satu, dan 1-bit pada register status dalam kondisi set (satu), timer/counter melebihi interrupt diaktifkan. Mencocokkan interrupt dijalankan jika kelebihan pada timer/counter0 terjadi, ketika bit TOV0 diset pada register penanda timer/counter-TIFR

**Register Timer/Counter Register - TIFR**

Bit	7	6	5	4	3	2	1	0	
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	TIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

### Bit 1 – OCF0: Output Compare Flag 0

OCF0 dalam kondisi set (satu) kesesuaian pembandingan terjadi antara timer/counter dan data pada OCRO – Register 0 keluaran pembandingan. OCF0 diclear oleh hardware ketika eksekusi pencocokan penanganan vector interrupt. Dengan alternatif mengclearkan OCF0 dengan menuliskan logika satu pada flag. Ketika I-bit pada SREG, OCIE0 (Timer/Counter0 penyesuaian pembandingan interrupt enable), dan OCF0 diset (satu), timer/counter pembandingan kesesuaian interrupt dijalankan.

### Bit 0 – TOV0: Timer/Counter Overflow Flag

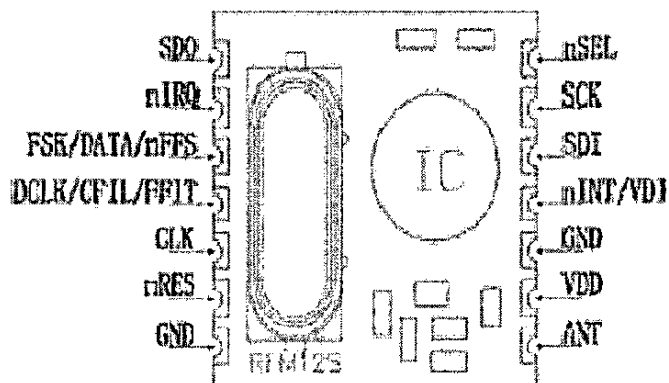
Bit TOV0 diset (satu) ketika kelebihan terjadi pada timer/counter0. TOV0 diclearkan dengan hardware ketika penjalanan pencocokan penanganan vector interrupt. Dengan alternatif, TOV0 diclearkan dengan jalan memberikan logika satu pada flag. Ketika I-bit pada SREG, TOIE0 (Timer/Counter0 overflow interrupt enable), dan TOV0 diset (satu ), timer/counter overflow interrupt dijalankan. Pada tahap mode PWM yang tepat, bit ini di set ketika timer/counter merubah bagian perhitungan pada \$00.

#### 2.2.3. Modul TX-RX RFM-12

Modul RFM adalah modul *transceiver* yang bekerja pada frekuensi 315, 433, 868, 915 Mhz. Modul ini menggunakan antarmuka SPI untuk berkomunikasi

dengan microcontroller guna mengatur parameter-parameter modul tersebut.

- a. Berikut ini spesifikasi dari modul RFM12:
- b. Harganya relatif murah
- c. Tidak membutuhkan *tuning* pada frekuensi
- d. Menggunakan teknologi PLL
- e. PLL resolusi tinggi (2.5Khz)
- f. Datarate sampai 115200 kbps menggunakan demodulator didalam modul
- g. Differential antenna
- h. Tuning antena otomatis dilakukan oleh modul
- i. Deviasi frekuensi TX dapat diatur
- j. *Bandwidth* dapat diatur
- k. AFC dan DQD
- l. *Internal data filtering*
- m. Dapat menggunakan pola sinkronisasi pada modul penerima
- n. Antarmuka SPI



Gambar 2.5 Pin RFM12

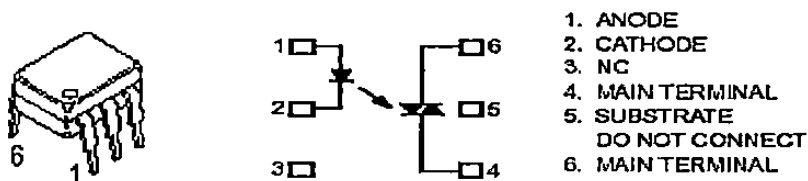
Tabel 2.4 Fungsi Pin I/O

Pin	Difinisi	Type	Fungsi
1	SDO	DO	Serial data output
2	nIRQ	DO	Interrupts request output (active low)
3	FSK/Data/nFFS	DI/DO/DI	Transmit FSK data input / Received data output(FIFO not used) / FIFO select
4	DCLK/CFIL/FFIT	DO/AIO/DO	Clock output (no FIFO) / external filter capacitor (analog mode) / FIFO (First In First Out) interrupts (active high) when FIFO level set to 1, FIFO empty interruption can be achieved
5	CLK	DO	Clock output for external mikrokontroller
6	nRES	DIO	Reset output (active low)
7	GND	S	Power ground
8	ANT	-	Antenna
9	VDD	S	Positive power supply
10	GND	S	Power ground
11	nINT/VDI	DI/DO	Interrupt input (active low) / Valid data indicator
12	SDI	DI	SPI data input
13	SCK	DI	SPI clock input
14	nSEL	DI	Chip select (active low)

#### 2.2.4. MOC3021

Bagian saklar pengatur output terdiri atas rangkaian *optocoupler* dan *triac*.

Opto Isolator berasal dari kata *Optically Coupled Isolators* didalamnya tersusun dari komponen Led Infra Merah dan *silicon phototriac*, seperti ditunjukkan Gambar 2.6.



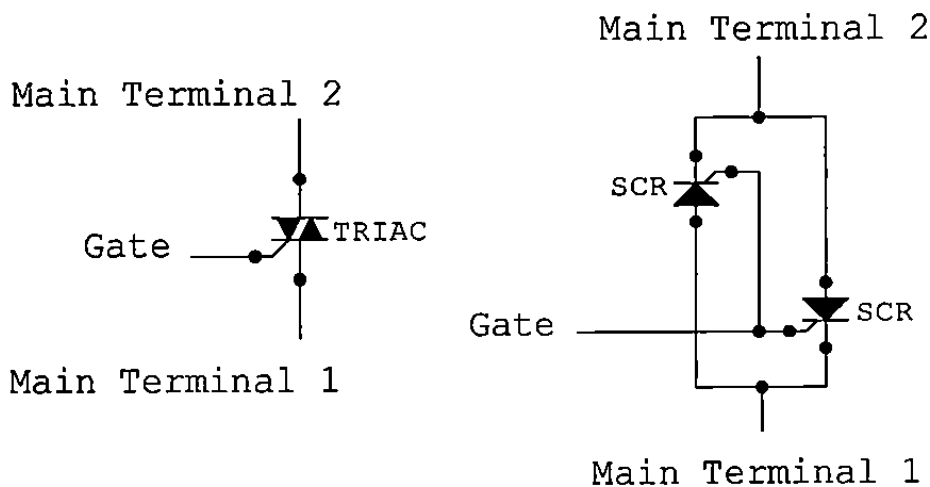
Gambar 2.6 Bentuk Fisik dan Rangkaian Dalam Opto Isolator

Fungsi dari opto isolator adalah untuk memisahkan dua buah rangkaian elektronik yang saling berhubungan sehingga terbentuk rangkaian *open loop*. Tegangan kerja untuk *input* opto isolator adalah 3 – 5 Volt dengan arus 60 mA, sedangkan untuk tegangan *output*-nya adalah 400 Volt dengan arus 1 Amper.

Pada perancangan ini menggunakan optocoupler jenis MOC 3021. Optocoupler merupakan suatu piranti sumber cahaya yang terkopel dengan pengindra cahaya, dimana kegunaannya yaitu sebagai penguat arus keluaran dari komputer yang kecil sehingga dapat memicu triac

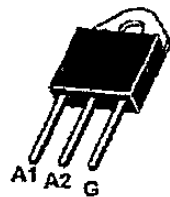
### 2.2.5. Triak

*Triac* merupakan *thyristor* dua arah dengan tiga terminal (*triode*), tersusun dari dua buah *SCR* yang dipasang berlawanan seperti terletak pada Gambar 2.7 dan struktur fisiknya pada Gambar 2.8.



Gambar 2.7 Simbol Triac dan konfigurasi SCR yang menyusun Triac

Pada saat kaki gate *triac* mendapatkan tegangan picu AC dan arus gate ( $I_{GT}$ ) sebesar 100mA maka antara kaki terminal 1 dengan terminal 2 triac akan tersaturasi (menjadi satu) yang mengakibatkan tegangan AC mengalir dari terminal 1 ke terminal 2 atau terminal 2 ke terminal 1. Fungsi dari *triac* adalah sebagai saklar AC.



PIN ASSIGNMENT	
1	Main Terminal 1
2	Main Terminal 2
3	Gate
4	Main Terminal 2

Gambar 2.9 Struktur Pin Triac